

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-068366

(43)Date of publication of application : 28.03.1987

(51)Int.Cl. H04N 1/387
H04N 1/40

(21)Application number : 60-209155 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

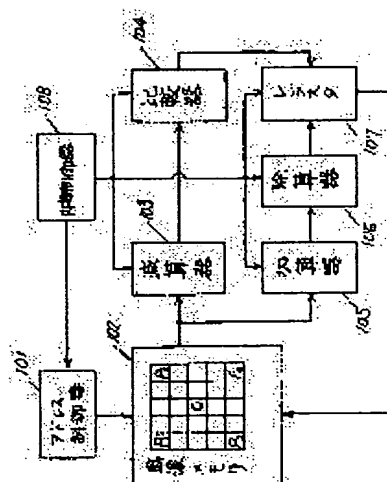
(22)Date of filing : 20.09.1985 (72)Inventor : INOUE IKUO
TANAKA AKIYOSHI

(54) PICTURE ELEMENT INTERPOLATION SYSTEM

(57)Abstract:

PURPOSE: To obtain a reproduced picture with less deterioration in picture quality even for a picture where picture elements change rapidly by selecting a picture element used for interpolation operation while the quantity of correlation by differences is checked and the picture element having the largest correlation is used selectively.

CONSTITUTION: A picture element shown in a white round mark is inserted by referring to sub-sample picture elements 201 shown in 4 hatched lines around the said picture element obliquely. Then the picture element shown in the white round mark is interpolated by referring to the sub-sample picture elements 201 and four picture elements around the said element in horizontal and vertical directions comprising picture elements finished for the interpolation shown in round marks on hatched lines. With respect to the picture element not subjected to interpolation at the peripheral part of the picture, the interpolation is applied by using values of adjacent picture elements subjected to sub-sampling or the weight mean value with respect to the ratio of distances from plural adjacent picture elements.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-68366

⑤ Int. Cl.⁴

H 04 N 1/387
1/40

識別記号

1 0 1

庁内整理番号

7170-5C
Z-7136-5C

④ 公開 昭和62年(1987)3月28日

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 画素内挿方式

⑯ 特 願 昭60-209155

⑰ 出 願 昭60(1985)9月20日

⑱ 発 明 者 井 上 郁 夫 川崎市多摩区東三田3丁目10番1号 松下技研株式会社内
⑲ 発 明 者 田 中 章 喜 川崎市多摩区東三田3丁目10番1号 松下技研株式会社内
⑳ 出 願 人 松下電器産業株式会社 門真市大字門真1006番地
㉑ 代 理 人 弁理士 中尾 敏男 外1名

明 細 書

1. 発明の名称

画素内挿方式

2. 特許請求の範囲

階調画像をサンプリングして得られる画素をサンプリングして画素数を減らした後、サブサンプリングしなかった画素をサブサンプリングした画素から推定し内挿して元の画像を再生する際、予めサブサンプリングを水平方向、垂直方向共に画素間隔が偶数画素となる様に行なっておき、そのうちの隣接する4つの画素が正方形若しくは正方形に近い四辺形の頂点を構成し、なおかつその中心が内挿されるべき画素の位置と一致するものについて、その内挿されるべき画素の値を、それら4つの画素を参照画素として対角線毎に頂点の画素同志の差分をとった時その差がより小さくなる画素の組の画素の値の平均値によって与えることによって順次内挿を行ない、次に内挿された画素およびサブサンプリングした画素について、隣接する4つの画素が正方形若しくは正方形に近い

四辺形の頂点を構成し、なおかつその中心が内挿されるべき画素の位置と一致するものについて、その内挿されるべき画素の値を求めてゆき、周囲

4つの参照画素を基に順次内挿を行なっていくこと

3. 発明の詳細な説明

産業上の利用分野

本発明は、画像データの持つ冗長性を利用して、欠落した画素の値を近隣画素の値から推定し画像を再生する画像再生方法における画素内挿方式に関する。

従来の技術

近年、通信技術の発展に伴ない画像の伝送・蓄積の要望が急激に高まっている。これに対し、コンピュータ技術の進歩によってもたらされた大規模な記憶容量を持つメモリ素子の開発やデジタル信号処理技術等を用いた高能率符号化技術がこれらの要望を實現しつつある。

画像、特に階調画像を符号化する場合に最も単純な方法の一つとして、帯域制限された画像信号

をそのナイキストレートの数分の一の周波数でサブサンプリングを行なうことにより予め画素の間引きを行ない(以後サブサンプリングと呼ぶ)画素数を削減する方法がある。この方法は若干のエリアジギングを生ずることがあるが、情報量削減の有効な方法である。

このサブサンプリングされた画素情報から原画像に近い再生画像を得る方法として共一次内挿法(坂田俊文監修:「コンピュータ・イメージング」, 写真工業、臨時増刊、1983)が知られている。

この共一次内挿法について以下第4図を用いて説明する。

第4図は画像のある一部分におけるサブサンプリングされた画素(以後サブサンプル画素と呼ぶ)とサブサンプリングされなかった画素(以後非サブサンプル画素と呼ぶ)との関係を表わす図である。

第4図において、401はサブサンプル画素、402は非サブサンプル画素を示す。図では水平方向に4画素、垂直方向に4画素毎にサブサンプリング

を行なっている(垂直方向については通常サブラインと呼ばれている)。4つのサブサンプル画素 P_{00} 、 P_{40} 、 P_{04} 、 P_{44} によって囲まれる非サブサンプル画素 Q_{ij} の再生画素値 q_{ij} (i, j は P_{00} を規準とした水平、垂直方向の画素位置を示す添字)は第(1)式で与えられる。

$$q_{ij} = (1-u)(1-v)P_{00} + u(1-v)P_{40} + (1-u)vP_{04} + uvP_{44} \quad \dots (1)$$

(但し、 P_{00} 、 P_{40} 、 P_{04} 、 P_{44} はそれぞれサブサンプル画素 P_{00} 、 P_{40} 、 P_{04} 、 P_{44} の画素値を表わし、 u 、 v はそれぞれ Q_{ij} の線分 $P_{00}P_{40}$ 、 $P_{00}P_{04}$ に対する水平および垂直方向の内分比の値を表わす。)

この方法は、内挿する画素の値を4つのサブサンプル画素からの距離の比を重みとする各サブサンプル画素値の加重平均で求めることから、画素の値の変化がゆるやかな画像に対しては、内挿する画素と内挿に用いる各サブサンプル画素との相関が高いため再現性は良い。

発明が解決しようとする問題点

本発明は、上記問題点を解決するもので、画素の値の変化が激しい画像に対しても内挿により良好な画像を得ることを目的とするものである。

問題点を解決するための手段

本発明は、サンプリングを行なった画像に対し、更に水平方向、垂直方向共に画素間隔が偶数画素となる様にサブサンプリングを行なった後、先ず、近隣の4つの画素が正方形若しくは正方形に近い四辺形の頂点を構成し、なおかつその中心に内挿されるべき画素が存在するものについて、その内挿されるべき画素の値を、対角線毎に頂点の画素同士の差分をとった時その差がより小さくなる画素の組を選び、それらの画素の値の平均値をとることによって求めてゆき、次に、既に内挿された画素およびサブサンプル画素について、近隣の4つの画素が正方形若しくは正方形に近い四辺形の頂点を構成し、なおかつその中心に内挿されるべき画素が存在するものについて、その内挿されるべき画素の値を前記と同様の方法で求めてゆき、既に内挿された画素を用いて順次内挿を行なってい

しかし、前記方法では、内挿に用いるサブサンプル画素に内挿する画素との相関が低いものが含まれる場合に画質劣下が大きくなるという問題があった。以下にその具体例を示し説明する。

第3図は、画像のある一部分における、水平、垂直方向共に2画素毎にサブサンプリングを行なった場合のサブサンプル画素と非サブサンプル画素との関係を表わす図である。

第3図において、サブサンプリングを行なう前の画像が破線 $\delta 1$ 上の画素を境に、破線 $\delta 1$ から上の全ての画素が黒、破線 $\delta 1$ より下の全ての画素が白であるという極端な場合を考える。このとき、再生画素 Q_{11} 、 Q_{33} は内挿に用いる周囲4つのサブサンプル画素のうち3つが白、1つが黒となるため灰白色となる。逆に、再生画素 Q_{31} は3つが黒、1つが白となるため灰黒色となる。このため、再生画像において破線 $\delta 2$ 上では白と灰白色が交互に現われ、また破線 $\delta 3$ 上では黒と灰黒色とが交互に現われるため白と黒の境界部における画質劣下が著しい。

くようにしたものである。

作 用

本発明は前記方式により、内挿の演算に用いる画素の選び方を差分により相関の大きさを調べて最も相関の強い方向の画素とすることにより画素の値の変化の激しい画像に対してもより画質劣下の少ない再生画像を得ることができるようにしたものである。

実 施 例

第1図は本発明の一実施例における画素内挿方式を実現する装置のブロック結線図である。

第1図において、101はサンプル画素を後述する画像メモリに格納・読出しすべきアドレスの指示を行うアドレス制御器、102はアドレス制御器101の指示に基づきサンプル画素の読み出し・書き込みを行う画像メモリ、103は画像メモリ102から送出される画素値に対して2画素ごとに減算を行う減算器、104は減算器103から送出される値の比較を行う比較器、105は画像メモリ102から送出される画素値に対して2画素ごとに加算を

の画素 P_4, P_1, P_3, P_2 をこの順に減算器103および加算器105に送る。また、アドレス制御器101から書き込み許可信号と画素 Q のアドレスに対して、レジスタ107から送られて来る内挿画素の値 q を画素 Q のアドレスに書き込む。減算器103では、画像メモリ102から送られた画素値に対し2画素毎に減算を行ない、絶対値をとって $|P_4 - P_1|$ 、 $|P_3 - P_2|$ とし、順次比較器104へ送る。比較器104では、減算器103から送られて来た2つの値の大小を比較することによって対角線方向における相関の大小を比べ、その結果を選択信号として内挿制御器108からのタイミング制御信号に従ってレジスタ107へ送る。一方、加算器105では画像メモリ102から送られた画素値に対し2画素毎に加算を行ない、その結果 $P_4 + P_1$ 、 $P_3 + P_2$ を順次除算器106へ送る。除算器106では加算器105から送られた値を2で割り、平均値 $\frac{P_4 + P_1}{2}$ 、 $\frac{P_3 + P_2}{2}$ をそれぞれレジスタ107へ送る。レジスタ107は除算器106から送られた2つの平均値を一時格納しておき、比較器104からの選択

行う加算器、106は加算器105から送出される値を2で割り除算器、107は除算器106の結果を一時保持するとともに、比較器104の比較結果に応じてその保持している値を選択的に出力するレジスタ、108はアドレス制御器101のアドレス生成及び減算器103、比較器104、除算器106の動作タイミングを制御する内挿制御器である。

上記構成において、以下その動作について説明する。

アドレス制御器101は、内挿制御器108から送られてきた初期設定データに基づいて、内挿に用いる4つのサンプル画素 P_1, P_2, P_3, P_4 のアドレスの計算や内挿する画素 Q のアドレスの計算を行ない、サンプル画素 P_1, P_2, P_3, P_4 に対しては、読み出し許可信号と共に、 P_4, P_1, P_3, P_2 の順にアドレスを画像メモリ102に送る。また、内挿する画素 Q については書き込み許可信号と共に画素 Q のアドレスをメモリ102に送る。画像メモリ102ではアドレス制御部101からの読み出し許可信号とアドレスを受けて、 P_4, P_1, P_3, P_2

信号によって指定されたレジスタの内容を内挿画素の値 q として画像メモリ102へ送る。この時の画素値 q は第(2)式の様に表わすことができる。

$$q = \alpha \frac{P_4 + P_1}{2} + (1 - \alpha) \frac{P_3 + P_2}{2} \quad (2)$$

$$\text{但し、} \begin{cases} \alpha = 1 & |P_4 - P_1| \leq |P_3 - P_2| \\ \alpha = 0 & |P_4 - P_1| > |P_3 - P_2| \end{cases}$$

内挿制御器108はアドレス制御器101へアドレス計算のための初期設定データを送るほか、アドレス制御器101、減算器103、比較器104、加算器105、除算器106、レジスタ107の動作タイミングを調整するためのタイミング制御信号を送る。

以上の結果、ある内挿画素についての内挿処理が終了すると内挿制御器108はアドレス制御器101へ次の初期設定データを送り次の内挿画素の処理が実行される。更に、一通り内挿が終了すると、内挿制御器108は既に内挿された画素を含めた4つの画素を選択する様に初期設定データを変更する。この様にして、内挿されるべき画素の値を順次求めていく。

第2図(a)、(b)は本発明の一実施例において、内挿を行なう様子を模式的に示した概念図である。第2図で、201はサブサンプル画素、202は非サブサンプル画素、203は内挿されるべき画素、204は内挿を終了した画素を表わす。

先ず、最初のステップでは第2図(a)において、白丸印で示す画素をそれぞれ斜め方向の周囲4つの斜線で示すサブサンプル画素を参照して内挿する。その後、次のステップで、第2図(b)において白丸印で示す画素をサブサンプル画素と斜線に丸印で示す内挿を終了した画素とから成る水平および垂直方向の周囲4つの画素を参照して内挿する。画像の周辺部において内挿が行なわれなかった画素については、サブサンプリングを行なった隣接画素の値、若しくは複数の隣接画素からの距離の比による荷重平均値を用いて内挿を行なう。

以上本実施例によれば、第3図において先に従来例で述べた様に、サブサンプリングを行なう前の画像が、破線61上の画素を境に、破線61から上の全ての画素が黒、破線61より下の全ての画

素が白である様な階調変化が急な画像に対しても、再生画素Q11、Q33は対角線方向の相関の高い画素から内挿されるため白となり、また、Q31も同様にして黒となるため、再生画像の画質は従来の方法に比べて大幅に改善される。また画素の値の変化がゆるやかな画像に対しても従来の方法に比べ画質の改善がはかれ、その効果は大きい。

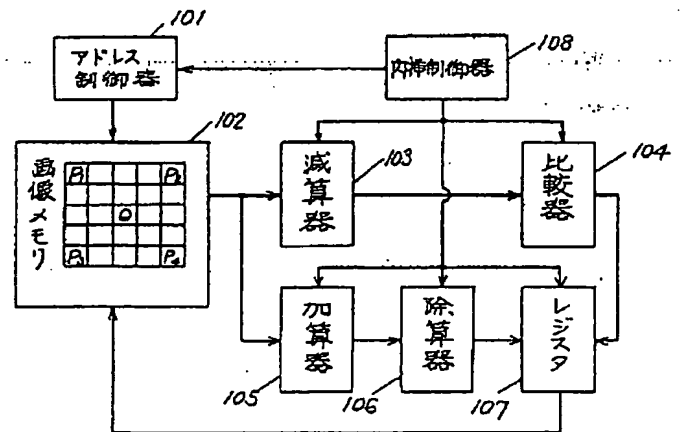
発明の効果

以上のように本発明は、内挿の演算に用いる画素の選び方を、差分により相関の大きさを調べて最も相関の強い方向の画素を選択して用いることにより、画素の値の変化の激しい画像に対してもより画質劣化の少ない再生画像を得ることができ、その効果は大きい。

4. 図面の簡単な説明

第1図は本発明の一実施例における画素内挿方式を実現する装置のブロック接続図、第2図は本発明の一実施例において内挿を行なう様子を模式的に示した概念図、第3図及び第4図は従来の内挿方法を示す概念図である。

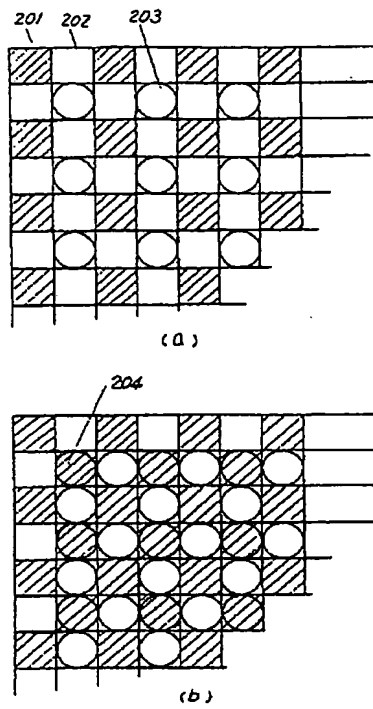
第1図



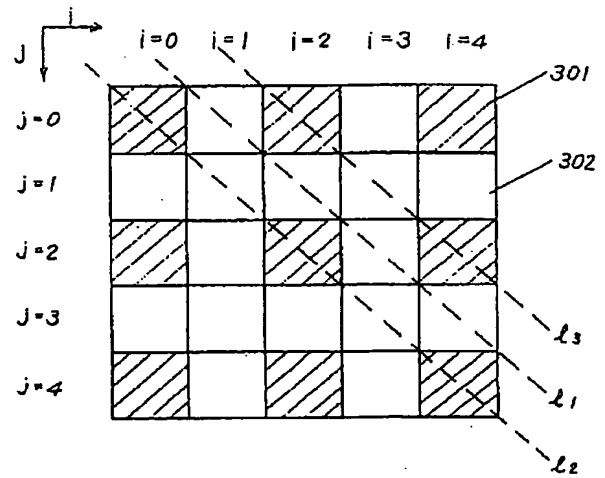
101…アドレス制御部、102…画像メモリ、
103…減算器、104…比較器、105…加算器、
106…除算器、107…レジスタ、108…内挿制御部、
201,301,401…サブサンプル画素、202,302,402…非サブサンプル画素、203…内挿されるべき画素、204…内挿を終了した画素。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

第 2 図



第 3 図



第 4 図

